

# 中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 04 日  
Application Date

申請案號：091215820  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2002 年 10 月 14 日  
Issue Date

發文字號：09111020013  
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

## 新型專利說明書

一、 新型名稱	中 文	應用於外接式匯流排裝置上之插頭插座組
	英 文	Plug/Socket Assembly for Use in Accessible Bus Device
二、 創作人	姓 名 (中文)	1. 石健毅
	姓 名 (英文)	1. Chien-Yi Shih
	國 籍	1. 中華民國
	住、居所	1. 北縣新店市中正路533號8樓 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
三、 申請人	姓 名 (名稱) (中文)	1. 威盛電子股份有限公司
	姓 名 (名稱) (英文)	1. VIA TECHNOLOGIES, INC.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 北縣新店市中正路533號8樓 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
	代表人 姓 名 (中文)	1. 王雪紅
	代表人 姓 名 (英文)	1. Cher Wang



四、中文創作摘要 (創作之名稱：應用於外接式匯流排裝置上之插頭插座組)

本案係為一種插頭插座組，應用於一資料處理系統之一外接式匯流排裝置上，該外接式匯流排裝置包含有一控制晶片，該控制晶片設置於該資料處理系統之主機板上，而該插頭插座組包含有：一插頭構件，設置於該主機板上，其係包含有分別與該控制晶片完成電性連接之複數根接腳以及一空腳位，而該等接腳基本上係呈矩陣排列，而該空腳位亦設置於該矩陣中且至少三邊被該等接腳圍繞；一連接埠，其係供一週邊裝置進行連接；以及一插座構件，其係電性連接至該連接埠，其係具有複數個插孔以供該插頭構件之該等接腳置入，用以完成該控制晶片與該週邊裝置之信號連接，而對應該空腳位之位置處，該插座構件則具有一阻擋物。

英文創作摘要 (創作之名稱：Plug/Socket Assembly for Use in Accessible Bus Device)

A plug/socket assembly for use in an accessible bus device of a data processing system is disclosed. The accessible bus device includes a control chip disposed on a main board of the data processing system. The plug/socket assembly includes a plug structure disposed on the main board and including a plurality of pins electrically connected to the control chip and a spare pin; a connection port for connecting thereto a peripheral device; and a socket



四、中文創作摘要 (創作之名稱：應用於外接式匯流排裝置上之插頭插座組)

英文創作摘要 (創作之名稱：Plug/Socket Assembly for Use in Accessible Bus Device )

structure electrically connected to the connection port, and including a plurality of insertion holes for receiving therein those pins in order to communicate the control chip with the peripheral device. Those pins are arranged substantially as a matrix and the spare pin is surrounded by at least three other pins. Moreover, the socket structure includes a blocking object at a position corresponding to the spare pin.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

## 五、創作說明 (1)

### 創作領域

本案係為一種插頭插座組，尤指應用於資料處理系統之外接式匯流排裝置上之插頭插座組。

### 創作背景

請參見第一圖(a)，其係一個人電腦系統中部份元件之功能方塊示意圖，其中與南橋晶片10連接之IEEE 1394控制晶片11係為一逐漸興起之外接式匯流排裝置，其係可提供熱插拔、即插即用以及快速傳輸等優越性能。而為能配合組裝者對於IEEE 1394埠12在主機機殼上位置之變化，通常皆於主機板上設置一個或一個以上之插頭13，配合一端為插座14，一端為IEEE 1394埠12之延長連接線(rising connector)來達成目的，其習用構造如第一圖(b)所示。而插頭13主要係由如表一所示之一2×5之針腳陣列所構成，但因一個IEEE 1394串列匯流排之接腳數僅需九個，因此有一腳位(接腳5)未被定義。

表一

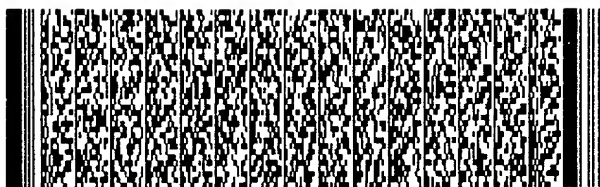
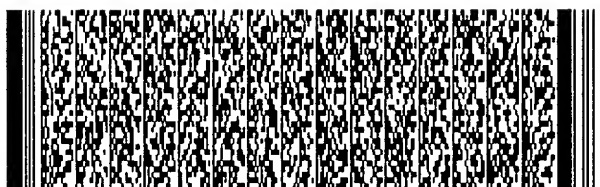
接腳6	7	8	9	10
PWR	TPA-	TPB-	GND	GND
PWR	TPA+	TPB+	GND	未定義



## 五、創作說明 (2)

接腳1                      2                      3                      4                      5

而為防止組裝時所可能產生之錯誤插置，通常未被定義之該接腳通常皆被去除(如第一圖(b)所示)，而同時將插座14上之相對應插孔予以填平，如此一來，當組裝者不小心將插座14倒裝至該插頭13上，將因該處被填平而無法置入。但是，當如第一圖(c)所示之移位情況發生時，填平處141並無法防止插頭13上其它接腳進入該插座14。而很不幸，當其它接腳進入該插座14時，會產生電源接線與信號接線相接觸之情況發生，導致插置於IEEE 1394埠12上之一IEEE 1394週邊裝置15(例如一數位相機)所提供之電源電壓將透過此一錯誤接線而傳送至該IEEE 1394控制晶片11，更不幸的是，IEEE 1394所定義之電源電壓為12伏特，而以互補式金氧半導體元件製程(CMOS)所完成之IEEE 1394控制晶片11，通常僅能承受約7伏特之工作電壓，因此，當高達12伏特之電源電壓被誤送入該IEEE 1394控制晶片11之信號接線時，將造成IEEE 1394控制晶片11之嚴重損毀，或反之，控制晶片11所輸出之12伏特之高壓電源亦可能對IEEE 1394週邊裝置15造成損毀。而為能有效改善此一問題，吾人或可在插頭13之四周設置一插頭套131(見第一圖(d)所示)，但是在日益擁擠之主機板上，插頭套131將造成元件配置更加不易且增加製造成本，因此，如何在不需增設構件之同時便可完成防止誤插情形之發生，係為發展本案之主要目的。



## 五、創作說明 (3)

### 創作概述

本案係為一種插頭插座組，應用於一資料處理系統之一外接式匯流排裝置上，該外接式匯流排裝置包含有一控制晶片，該控制晶片設置於該資料處理系統之主機板上，而該插頭插座組包含有：一插頭構件，設置於該主機板上，其係包含有分別與該控制晶片完成電性連接之複數根接腳以及一空腳位，而該等接腳基本上係呈矩陣排列，而該空腳位亦設置於該矩陣中且至少三邊被該等接腳圍繞；一連接埠，其係供一週邊裝置進行連接；以及一插座構件，其係電性連接至該連接埠，其係具有複數個插孔以供該插頭構件之該等接腳置入，用以完成該控制晶片與該週邊裝置之信號連接，而對應該空腳位之位置處，該插座構件則具有一阻擋物。

根據上述構想，本案所述之插頭插座組，其所應用之該資料處理系統係為一個人電腦系統。

根據上述構想，本案所述之插頭插座組，其所應用之該外接式匯流排裝置係為符合IEEE 1394串列匯流排協定之裝置，而該控制晶片係為一IEEE 1394控制晶片，至於該連接埠係為一IEEE 1394連接埠。

根據上述構想，本案所述之插頭插座組，其中該插頭構件包含有9根接腳以及一空腳位，而該等接腳基本上係呈 $2 \times 5$ 之矩陣排列，而該空腳位亦設置於該矩陣中且至少





#### 五、創作說明 (4)

三邊被該等接腳圍繞。

根據上述構想，本案所述之插頭插座組，其中該插座構件包含有9個插孔以供該插頭構件之該等接腳置入，用以完成該控制晶片與該週邊裝置之信號連接。

根據上述構想，本案所述之插頭插座組，其所應用之該外接式匯流排裝置係為符合通用串列匯流排(USB)協定之裝置，而該控制晶片係為一通用串列匯流排(USB)控制晶片，至於該連接埠係為一通用串列匯流排(USB)連接埠。

#### 簡單圖式說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

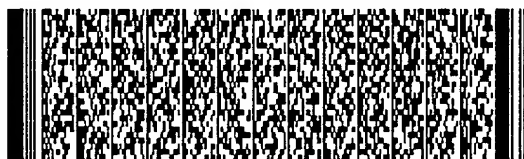
第一圖(a)：其係一個人電腦系統中部份元件之功能方塊示意圖。

第一圖(b)：其係主機板上習用插頭與其係延長連接線之構造示意圖。

第一圖(c)：其係習用構造無法防止之錯誤插置之移位情況示意圖。

第一圖(d)：在插頭之四周設置一插頭套之習用構造示意圖。

第二圖：其係本案對於個人電腦系統中IEEE 1394控制晶片在主機板上所延伸設置之插頭實施例構造示意圖。



## 五、創作說明 (5)

本案圖式中所包含之各元件列示如下：

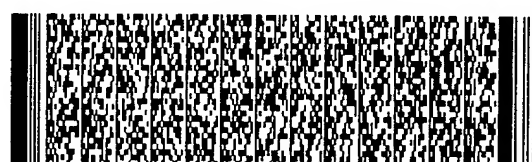
10：南橋晶片	11：IEEE 1394 控制晶片
12：IEEE 1394 埠	13：插頭
14：插座	15：IEEE 1394 週邊裝置
141：填平處	131：插頭套
20：插頭	201：未定義之空腳位
21：插座	211：填平處

### 較佳實施例說明

請參見第二圖，其係本案對於個人電腦系統中IEEE 1394 控制晶片在主機板上所延伸設置之插頭20與相對應插座21之實施例構造示意圖，其主要係由如表二所示之一2×5之針腳陣列所構成，而為能改善習用構造之缺失，本實施例特別將未定義之空腳位201設置於至少三邊被其它接腳所圍繞之位置，較佳者可為圖中所示之接腳3，當然接腳2、4、7、8或9也可達到改善習知技藝之缺點。

表二

接腳6	7	8	9	10
PWR	TPA-	GND	TPB-	GND

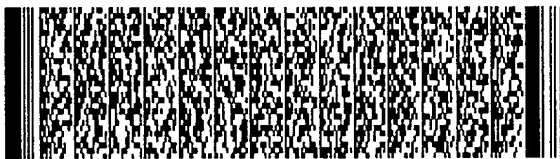


五、創作說明 (6)

PWR	TPA+	未定義	TPB+	GND
接腳1	2	3	4	5

相對地，插座21之插孔位置與阻擋物所在之填平處211位置則如圖所示，最主要的當然是將填平處211與空腳位201對應設置。如此一來，即使組裝者不小心將插座錯置如第一圖(c)所示之移位情況時，本實施例仍可有效防止插頭20上其它接腳進入該插座21，用以避免高達12伏特之電源電壓被誤送入該IEEE 1394控制晶片11之信號接線所造成之嚴重損毀，由此可知，本實施例確實可改善習知技藝之缺失而達成發展本案之主要目的。

另外，本案上述構造也能沿用至同屬外接式匯流排裝置之通用串列匯流排(USB)之上，進而達成防止錯誤插置之功效增進，故本案創作得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



圖式簡單說明

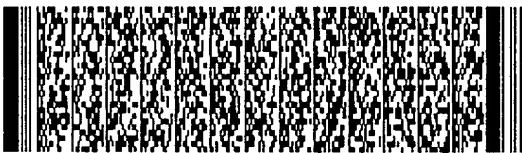
第一圖(a)：其係一個人電腦系統中部份元件之功能方塊示意圖。

第一圖(b)：其係主機板上習用插頭與其係延長連接線之構造示意圖。

第一圖(c)：其係習用構造無法防止之錯誤插置之移位情況示意圖。

第一圖(d)：在插頭之四周設置一插頭套之習用構造示意圖。

第二圖：其係本案對於個人電腦系統中IEEE 1394控制晶片在主機板上所延伸設置之插頭實施例構造示意圖。



## 六、申請專利範圍

1. 一種插頭插座組，應用於一資料處理系統之一外接式匯流排裝置上，該外接式匯流排裝置包含有一控制晶片，該控制晶片設置於該資料處理系統之主機板上，而該插頭插座組包含有：

一插頭構件，設置於該主機板上，其係包含有分別與該控制晶片完成電性連接之複數根接腳以及一空腳位，而該等接腳基本上係呈矩陣排列，而該空腳位亦設置於該矩陣中且至少三邊被該等接腳圍繞；

一連接埠，其係供一週邊裝置進行連接；以及

一插座構件，其係電性連接至該連接埠，其係具有複數個插孔以供該插頭構件之該等接腳置入，用以完成該控制晶片與該週邊裝置之信號連接，而對應該空腳位之位置處，該插座構件則具有一阻擋物。

2. 如申請專利範圍第1項所述之插頭插座組，其所應用之該資料處理系統係為一個人電腦系統。

3. 如申請專利範圍第1項所述之插頭插座組，其所應用之該外接式匯流排裝置係為符合IEEE 1394 串列匯流排協定之裝置，而該控制晶片係為一IEEE 1394 控制晶片，至於該連接埠係為一IEEE 1394 連接埠。

4. 如申請專利範圍第1項所述之插頭插座組，其中該插頭構件包含有9根接腳以及一空腳位，而該等接腳基本上係呈 $2 \times 5$ 之矩陣排列，而該空腳位亦設置於該矩陣中且至少三邊被該等接腳圍繞。

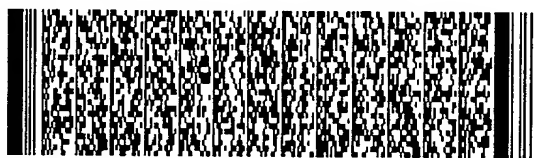
5. 如申請專利範圍第4項所述之插頭插座組，其中該插座



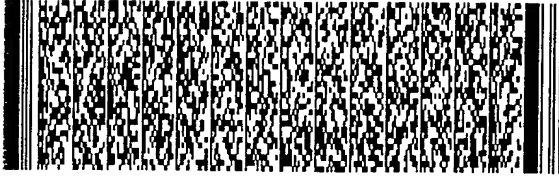
#### 六、申請專利範圍

構件包含有9個插孔以供該插頭構件之該等接腳置入，用以完成該控制晶片與該週邊裝置之信號連接。

6. 如申請專利範圍第1項所述之插頭插座組，其所應用之該外接式匯流排裝置係為符合通用串列匯流排(USB)協定之裝置，而該控制晶片係為一通用串列匯流排(USB)控制晶片，至於該連接埠係為一通用串列匯流排(USB)連接埠。



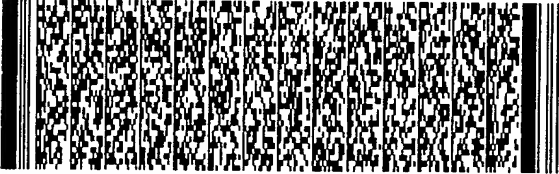
第 1/13 頁



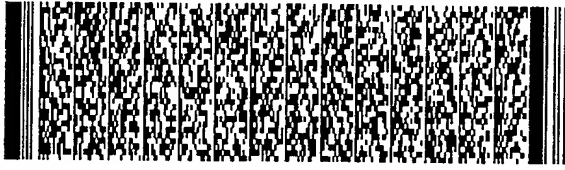
第 2/13 頁



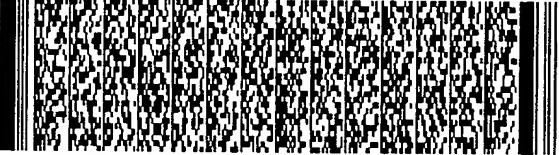
第 2/13 頁



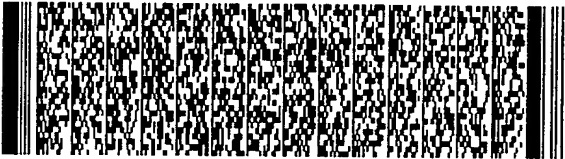
第 3/13 頁



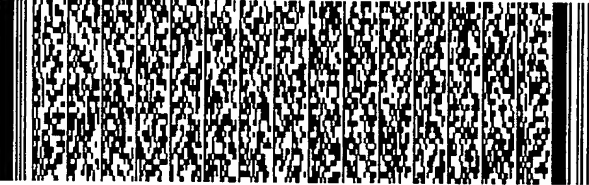
第 5/13 頁



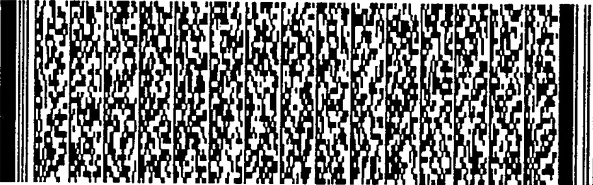
第 5/13 頁



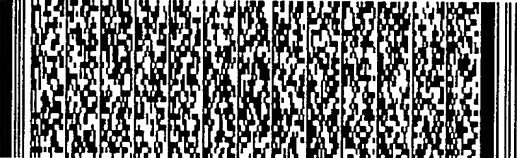
第 6/13 頁



第 6/13 頁



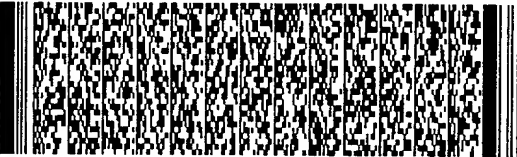
第 7/13 頁



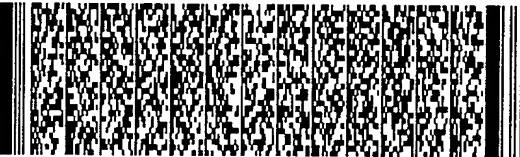
第 7/13 頁



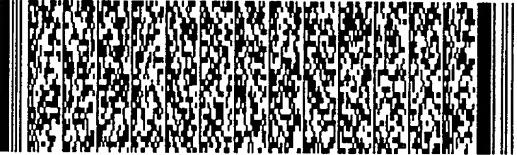
第 8/13 頁



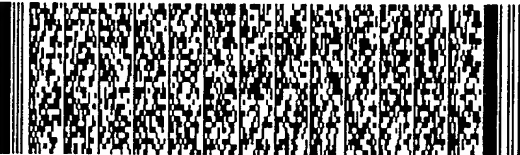
第 8/13 頁



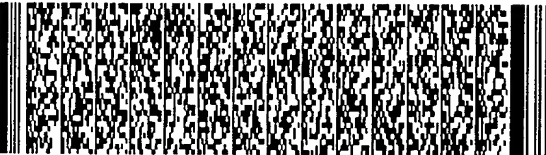
第 9/13 頁



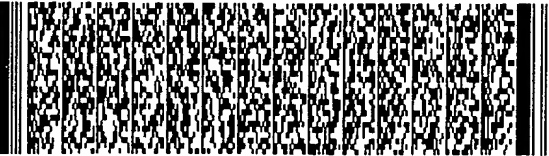
第 9/13 頁



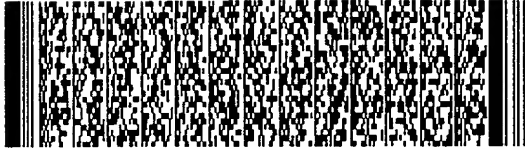
第 10/13 頁



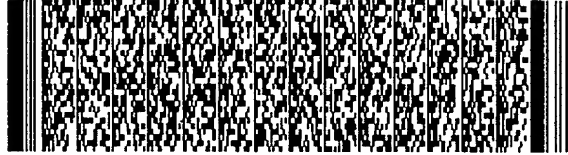
第 10/13 頁



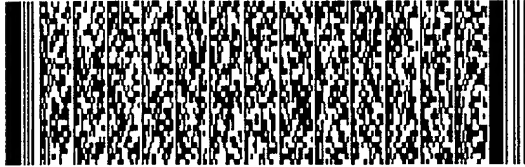
第 11/13 頁



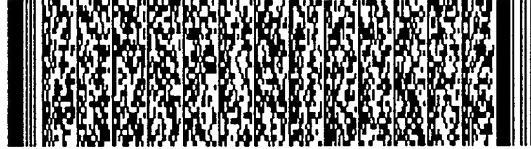
第 12/13 頁



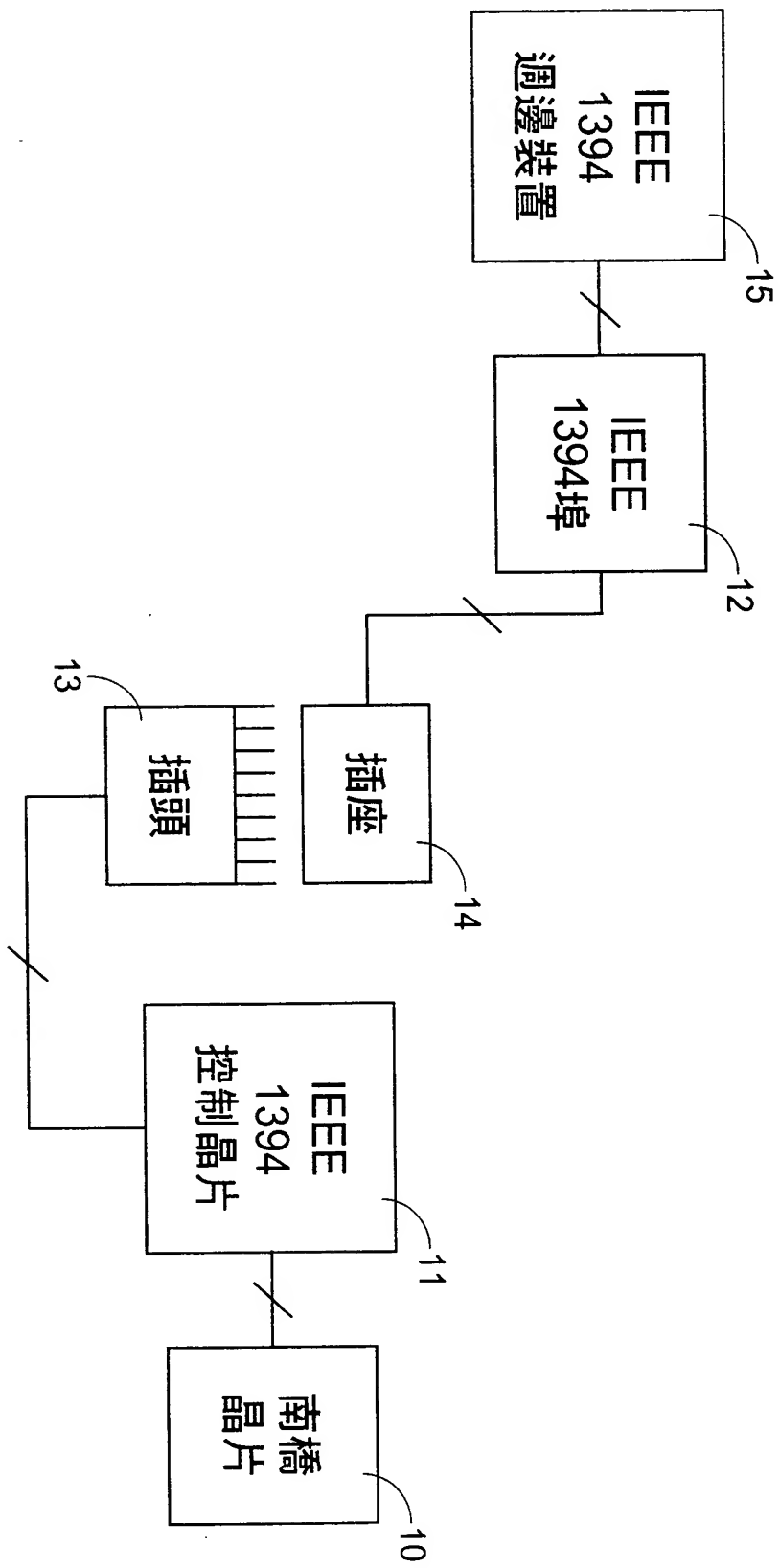
第 12/13 頁



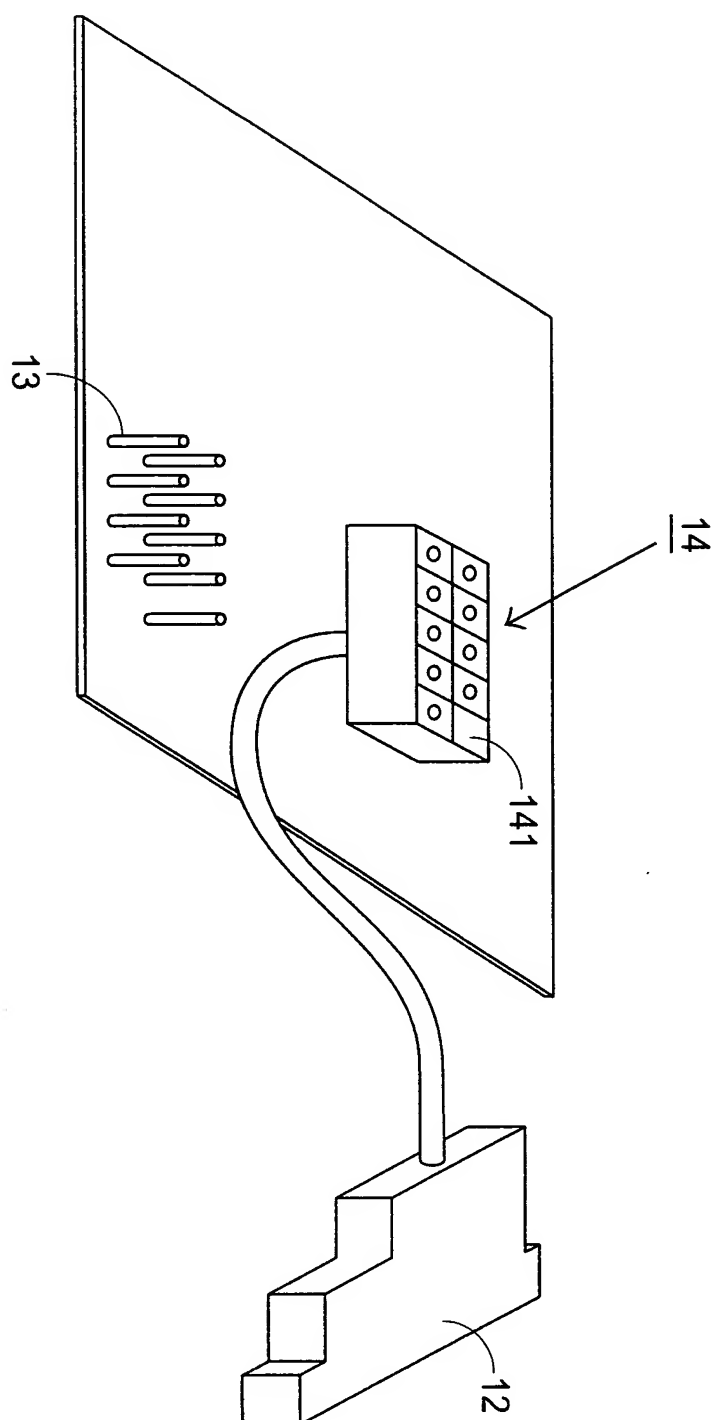
第 13/13 頁



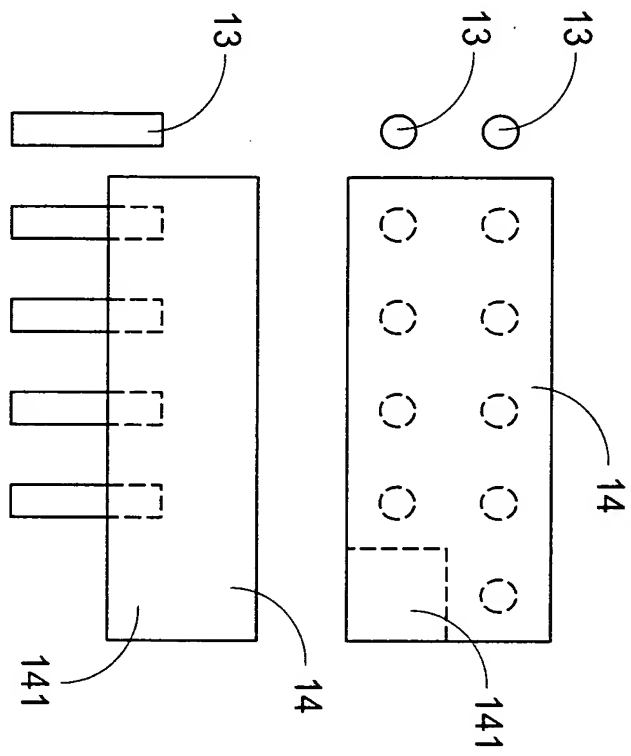




第一圖(a)

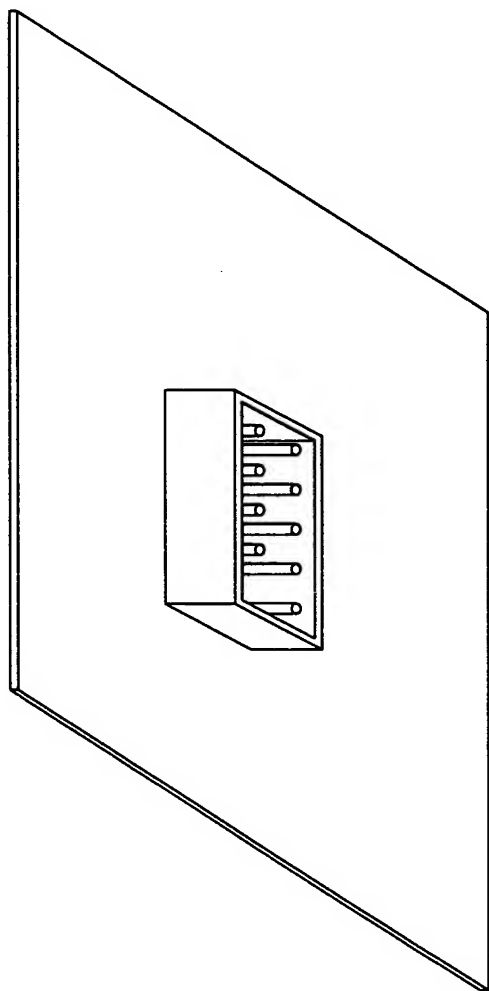


第一圖(b)



第一圖(c)

第一圖(d)



第二圖

